

逢甲大學學生報告 ePaper

藉由臭氧水氧化製程研製具有金屬-氧化物-半導體閘極結構之砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電
晶體

Investigations on AlGaAs/InGaAs pHEMTs With Metal-Oxide-Semiconductor Gate Structure by Using Ozone Water Oxidation Technique

作者：魏凱斌、邱彥婷、翁可力、包佩霖

系級：電子工程學系四乙

學號：D9728953、D9736188、D9886381、D9736229

開課老師：李景松

課程名稱：微波元件

開課系所：電子工程學系

開課學年： 100 學年度 第 2 學期



中文摘要

本專題成功的利用「臭氧水氧化製程」研製具有砷化鋁鎵/砷化銦鎵金屬-氧化物-半導體閘極結構擬晶式高電子遷移率電晶體。使用臭氧水氧化製程於半導體表面產生鈍化層，形成金屬-氧化物-半導體-高電子遷移率電晶體，改善了表面特性也降低閘極漏電流，因此提升元件直流特性。

本專題探討研製砷化鋁鎵/砷化銦鎵高電子遷移率電晶體製作不同閘極結構，其一為金屬--氧化物--半導體之砷化鋁鎵/砷化銦鎵高電子遷移率電晶體，另一為一般砷化鋁鎵/砷化銦鎵高電子遷移率電晶體，在室溫下，閘極尺寸為 $1.2 \times 100 \mu\text{m}^2$ 時，金氧半與一般閘極結構樣本的直流和微波特性分別為飽和電流密度(I_{DSS0})為208、151 mA/mm、最大轉導值($g_{\text{m, max}}$)為162、129 mS/mm、夾止電壓($V_{\text{pinch-off}}$)為-1.05、-1.23 V、電流增益截止頻率(f_{T})為14.64、10.40 GHz、最大震盪頻率(f_{max})為27.09、14.64 GHz、高頻雜訊(NF_{min})為1.03、1.51 dB、附加功率效益(P.A.E.)為42.4、32.9%。

由實驗結果顯示，使用金氧半結構之砷化鋁鎵/砷化銦鎵高電子遷移率電晶體可得到較小輸出轉導、較高增益、以及較大崩潰電壓，進而改善直流與微波特性，因此適用於高頻、高功率微波元件。

關鍵字：臭氧水、金屬-氧化物-半導體、鈍化、高電子遷移率電晶體

Abstract

AlGaAs/InGaAs high electron mobility transistors (HEMTs) using ozone water treatment with metal-oxide-semiconductor gate structure is successfully made in our studied. As a surface passivation layer and metal-oxide-semiconductor HEMTs (MOS-HEMTs) using ozone water as gate oxide has been investigated. We compared with the conventional HEMTs and MOS-HEMTs, the MOS-HEMTs improve the surface characteristics and decrease the gate leakage. Hence, upgrade the devices DC characteristics.

Firstly, we simply state a number of related fundamentally knowledge in chapter 1. We also introduce the structure layer design and two-dimensional electron gas in chapter 2, and then we report the process for fabricating device including wafer orienting, source and drain metallization, mesa isolation, and gate metallization in detail in chapter 3. In chapter 4, first we report the Hall measurement and performance, and then we discuss the detail characteristics of our devices AlGaAs/InGaAs pHEMT with MOS-HEMT and a Conventional Au gate. In the first places are DC characteristics at 300 K such as the saturation drain current density, the maximum extrinsic transconductance, the pinch-off voltage. In the second places show the RF characteristics such as the unity current gain cut-off frequency, the maximum oscillation frequency, the high frequency noise, and the power-added efficiency. Finally, we have a conclusion for this thesis in chapter 5.

In our case study, we research AlGaAs/InGaAs high electron mobility transistors, which manufacture difference gate structure. One is metal-oxide-semiconductor AlGaAs/InGaAs high electron mobility transistors, the other is conventional AlGaAs/InGaAs high electron mobility transistors. In the room temperature, our gate dimension is $1.2 \times 100 \mu\text{m}^2$. The sample of metal-oxide-semiconductor and

conventional gate, which DC characteristics and microwave characteristics respectively as follow: the saturation drain current density(I_{DSS0}) of (208、151)mA/mm, the maximum extrinsic transconductance ($g_{m,max}$) of (162、129)mS/mm, the pinch-off voltage ($V_{pinch-off}$) of (-1.05、-1.23)V, the unity current gain cut-off frequency(f_T) of (14.64、10.40) GHz, the maximum oscillation frequency (f_{max}) of (27.09、14.64) GHz, the high frequency noise (Nf_{min}) of (1.03、1.51) dB, and the power-added-efficiency (P.A.E.) of (42.4、32.9 %).

From our experimental results shows AlGaAs/InGaAs high electron mobility transistors with using ozone water to form the metal-oxide-semiconductor gate structure can obtain lower output conductance, higher gain and higher breakdown voltage. Then, we can improve DC characteristics and microwave characteristics. Hence, our device is suitable for using in the high-gain and high-power MMIC devices.

Keywords: ozone water、metal-oxide-semiconductor、passivation、HEMT

目 次

第 1 章 序論	1
第 2 章 pHEMT 基本原理與磊晶成長	3
2-1 pHEMT 基本原理	3
2-2 pHEMT 磊晶層設計	4
2-3 二維電子氣	8
第 3 章 元件結構與製程	10
3-1 元件結構	10
3-2 元件製程	13
3-2-1 樣本定位	14
3-2-2 高台絕緣	14
3-2-3 源極和汲極的金屬化	15
3-2-4 閘極蕭特基接觸形成	16
3-2-5 臭氧水處理	16
第 4 章 實驗結果與探討	18
4-1 霍爾量測	18
4-2 低頻雜訊特性	19
4-3 溫度 300K 時直流特性	20
4-3-1 電壓電流特性	20

4-3-2 外質轉導特性	22
4-3-3 兩端崩潰電壓特性	24
4-3-4 輸出轉導特性	25
4-4 射頻特性.....	26
4-5 功率特性.....	28
4-6 雜訊特性.....	30
第 5 章 結論	32
參考文獻.....	33



第 1 章

序論

近期有機金屬化學氣相沉積 (MOCVD) 及分子束磊晶 (MBE) 物質生長技術進展迅速，激發了各種異質結構的研究，因為它們能精確控制厚度及摻雜……。單晶微波積體電路 (MMIC) 被要求高功率、高頻率、低雜訊和低失真的應用及性能[1-5]。

在相對傳統的 GaAs MESFET 上，假晶結構高電子遷移率電晶體 (pHEMT)，在目前在於新興的微波與毫米波系統的使用中是具有吸引力的候選者，因為它們具有高速、低雜訊、高功率增益及效率[6]。儘管如此，窄能隙的砷化銦鎵化合物通常因為低游離衝擊的臨界電場而產生扭結效應，導致閘極的蕭特基能障降低，增加電流注入及熱離子發射，嚴重影響元件的性能[7]。

最近，已經實現了蕭特基閘極改用金屬-氧化物-半導體 (MOS) 結構，能有效抑制閘極漏電流，且表面狀態的問題已被表面鈍化技術所解決 [8]。

在研究 MOS- HEMT 的製程中，使用原子層沉積閘極介電質[9]，分子束磊晶 (MBE) 沉積介電質[10]，及 InAlP 氧化物[11]進行了研究，以減少閘極漏電流。

在這項工作中，我們提出一個符合成本效益的絕緣氧化技術，就是應用臭氧水處理砷化鋁鎵/砷化銦鎵 MHEMT 的蕭特基砷化鋁鎵層。使用臭氧水處理 HEMT 的優點包括：

- (1) 接近室溫操作 (<40°C)
- (2) 簡單的處理程序
- (3) 低成本設施

(4) 使用源/汲電極作為氧化遮罩，去選擇性氧化

(5) 高氧化率及較低的表面狀態密度

此外，相對於其他技術，臭氧水處理可節省微影蝕刻的步驟[12-15]。砷化鋁鎵蕭特基層上的氧化層厚度，被控制在奈米尺度以下能改進閘極的絕緣性能。

第 2 章介紹了結構層的設計和二維電子氣，第 3 章中描述元件的製造，包括晶圓的定向、源極和汲極金屬，高台絕緣和詳細的閘極金屬化。在第 4 章中，首先報告霍爾量測和性能，然後討論砷化鋁鎵/砷化銦鎵 pHEMT 使用 MOS - HEMT 結構，和傳統的 Au 閘極鈍化的細節特性，首先，是低頻雜訊的特性，再來是 300 K 時的直流特性和微波特性。最後，在第 5 章作結論。



第 2 章

pHEMT 基本原理與磊晶成長

過去全球半導體的發展重心都是以矽為材料基礎，但由於矽元素先天上的物理限制，包括電子移動率低、頻率操作範圍小、元件輸出工率與效能低等因素，使其在高頻應用上受到阻礙，而近年來無線高頻通訊的產品發展迅速，使得 III-V 族化合物半導體得以脫穎而出。以 GaAs 來講，由於有效質量比 Si 小導致在室溫下的載子移動率比 Si 高，其低雜訊、高電流增益、高效能與高線性特性可被使用與製造，加上較高的低電場時遷移率、高電子飽和速度、較寬的能隙，其應用上較 Si 為廣，故以 GaAs 為基底的元件漸漸比矽受歡迎。

假晶結構中常使用到銦元素，銦的本質特性會使化合物的能隙降低，當銦在化合物內的莫爾分率增加時包括下列優點：

1. 高電子遷移率
2. 高載子侷限力
3. 高電流密度
4. 高轉導值

2-1 pHEMT 基本原理

一般 HEMT 的異質接面使用砷化鋁鎵和砷化鎵，砷化鋁鎵內鋁的莫爾分率並不會影響到晶格常數；不過異質接面使用砷化銦鎵和砷化鎵，砷化銦鎵內的銦的莫爾分率會影響到晶格常數導至匹配問題。

砷化銦鎵的匹配問題可由下面兩種方式得到改善：

- (1) 砷化銦鎵可在莫爾分率 0.53 情況下和磷化銦晶格匹配

由於砷化鎵/砷化銦鎵晶格常數不匹配，發展出以磷化銦為基板的 HEMT，通道常使用砷化銦鎵，其中銦的莫爾分率約為 0.53 時，可與磷化銦晶格匹配，通道由於銦的特性擁有較高的電子遷移率、飽和速度，可以整體提升元件的傳輸速度進而改善元件的高頻響應，以及增加通道載子的侷限效果。

(2) 砷化銦鎵可在莫爾分率趨近 0.2 情況下和砷化鎵晶格匹配

為了要改善載子遷移率和電子侷限能力，將原異質接面砷化鋁鎵/砷化鎵，改用砷化鋁鎵/砷化銦鎵，由於砷化銦鎵擁有較小能隙，使的接面擁有更大的導電帶不連續性，增強載子遷移率也同時改善電子侷限能力。

假晶結構在於材料間晶格不匹配，將兩種不同材料間晶格應力在可容忍的情況下釋放，以至於兩材料晶格達到匹配，將材料的特性有效的應用。

2-2 pHEMT 磊晶層設計

HEMT 結構通常是由 (1) n -砷化鎵覆蓋層 (2) n -砷化鋁鎵蕭特基層 (3) δ 摻雜的載子提供層 (4) 未摻雜砷化鋁鎵隔離層 (5) 未摻雜假晶結構砷化銦鎵通道層 (6) 未摻雜砷化鎵緩衝層，生長在砷化鎵的半絕緣基底層。

各層的結構詳細討論如下：

(1) 覆蓋層

砷化銦鎵覆蓋層，通常重摻雜矽約 10^{18} cm^{-3} ，提供 HEMT 良好的歐姆接觸，降低源極電阻，也防止了蕭特基層的表面氧化和空乏。

在 HEMT 中，高摻雜和高厚度的覆蓋層，具有非常高的電子速度、轉導值 (g_m) 及電流增益截止頻率 (f_T)。但是，這也大大降低了元件的崩潰電壓，使之更難以取得均勻的閘極凹槽。覆蓋層必須完全地凹陷，不能與閘極接連到，以避免覆蓋層上的平行導通效應 [16]。

(2) 蕭特基層

蕭特基層通常比通道層具有更寬的能隙。因為砷化鋁鎵/砷化銦鎵異質接面，具有較大的導電帶不連續，自由電子從砷化鋁鎵擴散到砷化銦鎵，形成二維

電子氣 (2 - DEG)，並形成高片電荷密度且改善了載子侷限能力。

雖然薄的砷化銦鎵蕭特基層能縮小閘極至金屬通道間的距離，會得到較高的轉導值，但降低了崩潰電壓。

(3) δ 摻雜載子提供層

摻雜 δ 層有以下優點[17-20]：

- (1) 高汲極電流
- (2) 低雜質散射效應
- (3) 高線性轉導
- (4) 高閘極長寬比，降低短通道效應

δ -摻雜材料具有較高的汲極電流，是因為它的高濃度摻雜和未摻雜的蕭特基層會導致高崩潰電壓。因為載子被限制在 V 形電子井中[21-22]，所以具有高轉導值及高的二維電子氣濃度。此外，在通道中電阻比傳統的 FET 較小，這些優點將極大地影響閘極長度小於 $2\mu\text{m}$ [23] 的短通道元件性能。在高速元件和應用中， δ 摻雜結構的高移動率、高載子濃度和高轉導具有潛力。HEMT 在通道以上插入 δ -摻雜片可取得較高的轉導值。在 HEMT 通道下方插入 δ -摻雜可取得較高的崩潰電壓。若在 HEMT 通道上下方插入 δ -摻雜，可獲得更高的載子濃度。

(4) 隔離層

在 HEMT 中，電洞、電子間的靜電作用稱為庫倫散射。為了解決庫倫散射，我們使用隔離層將載子提供層和通道層分開。隔離層的厚度會影響到電晶體的性能。較薄的隔離層會增加通道中的片電荷密度，有較低的源極電阻、較高轉導值、和較高的電流密度。另一方面，較厚的隔離層能在較低電荷密度的通道上提供較高電子移動率。典型的隔離層厚度為 $20\text{\AA}\sim 50\text{\AA}$ 。

(5) 假晶結構砷化銦鎵通道層

在 2-DEG 通道中使用砷化銦鎵為材料，以增強 HEMT 性能，圖 2-1，可看到能隙與晶格常數的特性。通道層中的砷化銦鎵及砷化鋁鎵層間的晶格常數不匹配。圖 2-2，砷化銦鎵層被壓縮到與晶格常數砷化鎵或砷化鋁鎵相匹配，我們可以看到砷化銦鎵由四方型晶體變形成為立方晶體結構。圖 2-3 顯示，臨界厚度達到砷化銦鎵和砷化鎵之間晶格不匹配的可容納彈性，當砷化銦鎵具有非常高的莫耳分率時，過薄的臨界厚度影響了量子尺寸的電子次能階，大大降低了隔離電子的能力。但使用薄砷化銦鎵層的好處，包括能增強電子傳遞、提高在量子井通道中的載子侷限能力，以及更高的電子遷移率。

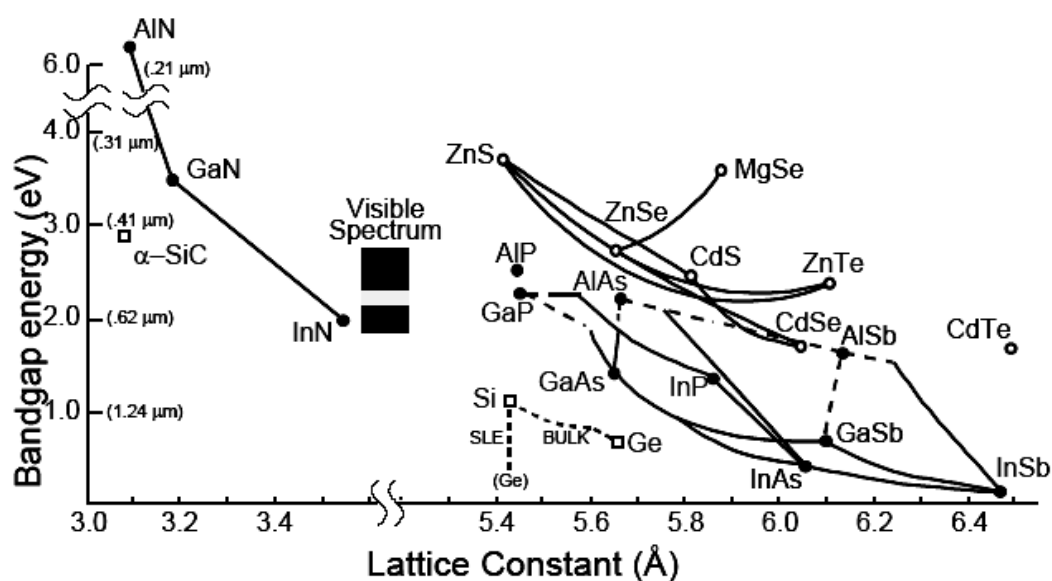


圖 2-1

不同化合物半導體的能隙對於晶格常數的比較

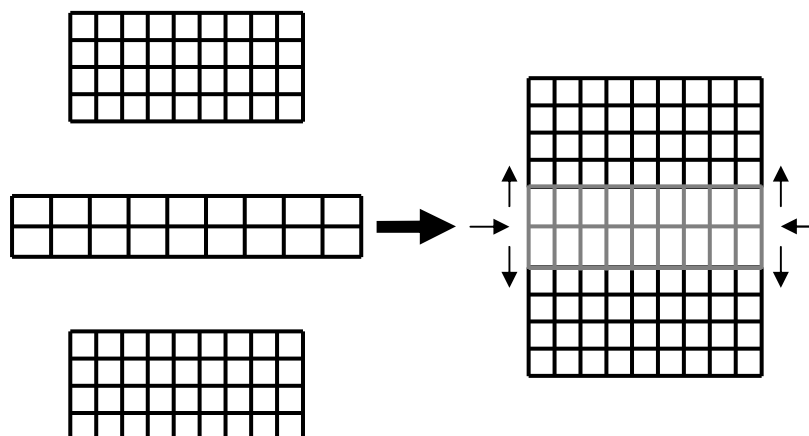


圖 2-2

假晶式 HEMT 結構晶格排列(來自 Fazal Ali 和 Aditya Gupta 著作的 HEMTs and HBTs 元件結構及電路)

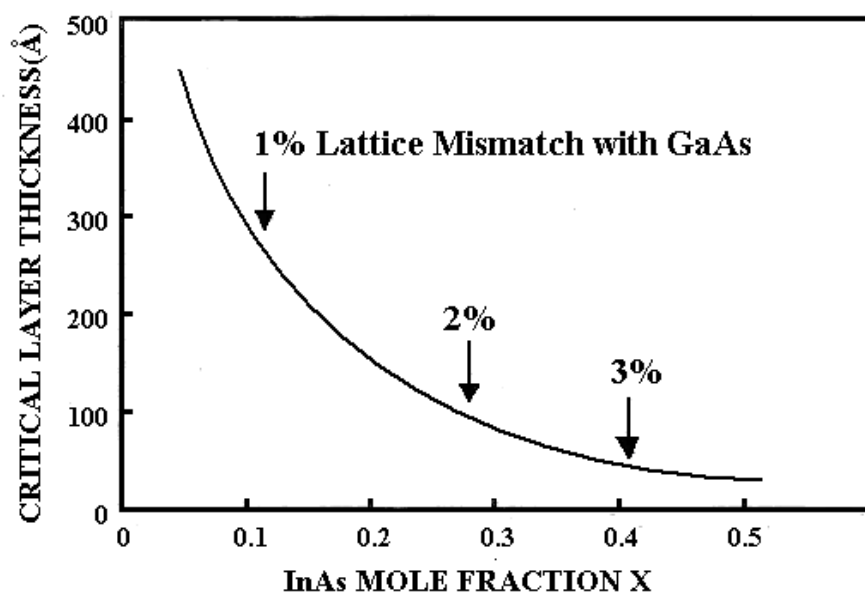


圖 2-3

$\text{In}_x\text{Ga}_{1-x}\text{As}$ 對於 InAs 莫爾分率的臨界厚度對照圖

(6) 緩衝層

至今，對緩衝區域的改善已付出許多的努力。為了達成良好的通道隔離效果，並消除來自基板的電性影響。未摻雜的砷化鎵為典型的緩衝層，雖然是高電阻，如果使用劣質基板就無法提供足夠的隔離效果。電子會因為汲-源極電場而注入砷化鎵緩衝層。砷化鋁鎵是一種理想的緩衝層材料，具有高阻抗，寬能隙。但元件的性能強烈依賴成長參數，主要是因為難以獲得良好的接面品質，導致通道中的低移動率。為了解決這個問題，插入一個薄砷化鎵層在厚厚的砷化鋁鎵和砷化鎵之間，用以吸收雜質，並提供一個平滑的表面給下一個砷化鋁鎵的成長。它隔離了基板上雜質和缺陷中產生的電性，讓元件具有較佳的夾止特性和微波功率性能。

2-3 二維電子氣

起源於1979年，T.Mimura博士提出寬能隙的砷化鋁鎵與本質砷化鎵的介面，因能隙不同，導致接面能帶彎曲而使電子累積其中形成二維電子氣，此結構特色是將位於寬能隙中的電子離開雜質本體降低雜質散射，使其侷限在未摻雜的本質砷化鎵內，被侷限在三角位能井中的電子僅可以在空間中兩方向移動(y軸、z軸)可增加電子侷限能力，如圖2-4。

2DEG的量子化，在圖2-5-a中，我們可以在 InGaAs 通道中找到最低的三個次能帶，以及 GaAs 中找到 ϵ_4 和 ϵ_5 。能量被分散於 InGaAs 量子井的次能帶中，而由圖2-5-b中得知，超過百分之九十九的電子在最低的三個次能帶中，造成二維電子氣濃度區域化分布。

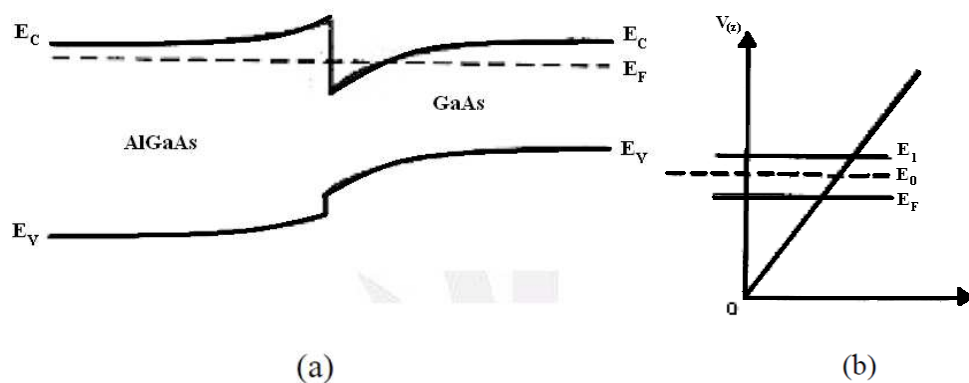


圖 2-4

(a) AlGaAs/GaAs 異質接面傳導帶

(b) 2DEG 三角位能井近似結構

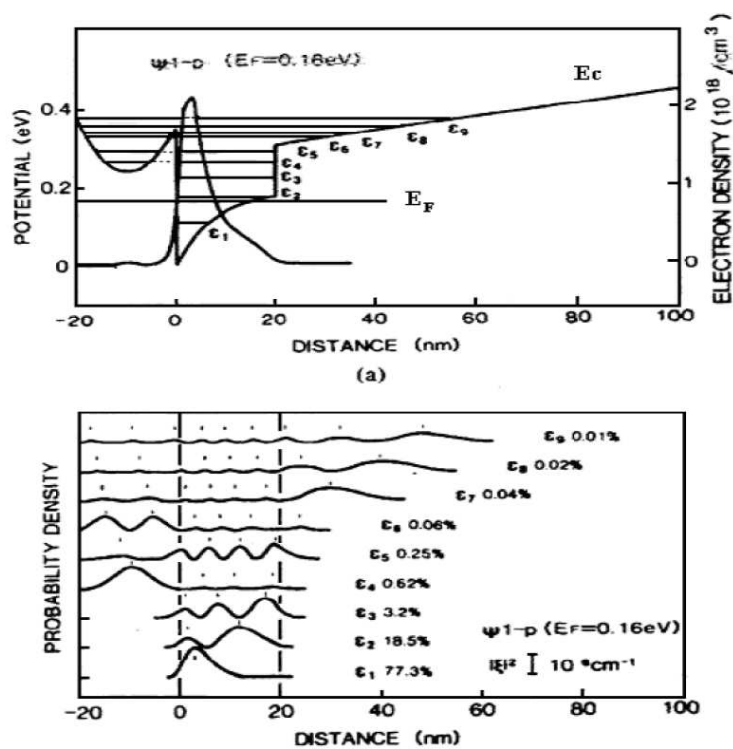


圖 2-5

(a) 傳導帶中 2DEG 濃度的剖面圖(ϵ_i 為第 i 個次能帶)

(b) 電子在次能帶的機率密度

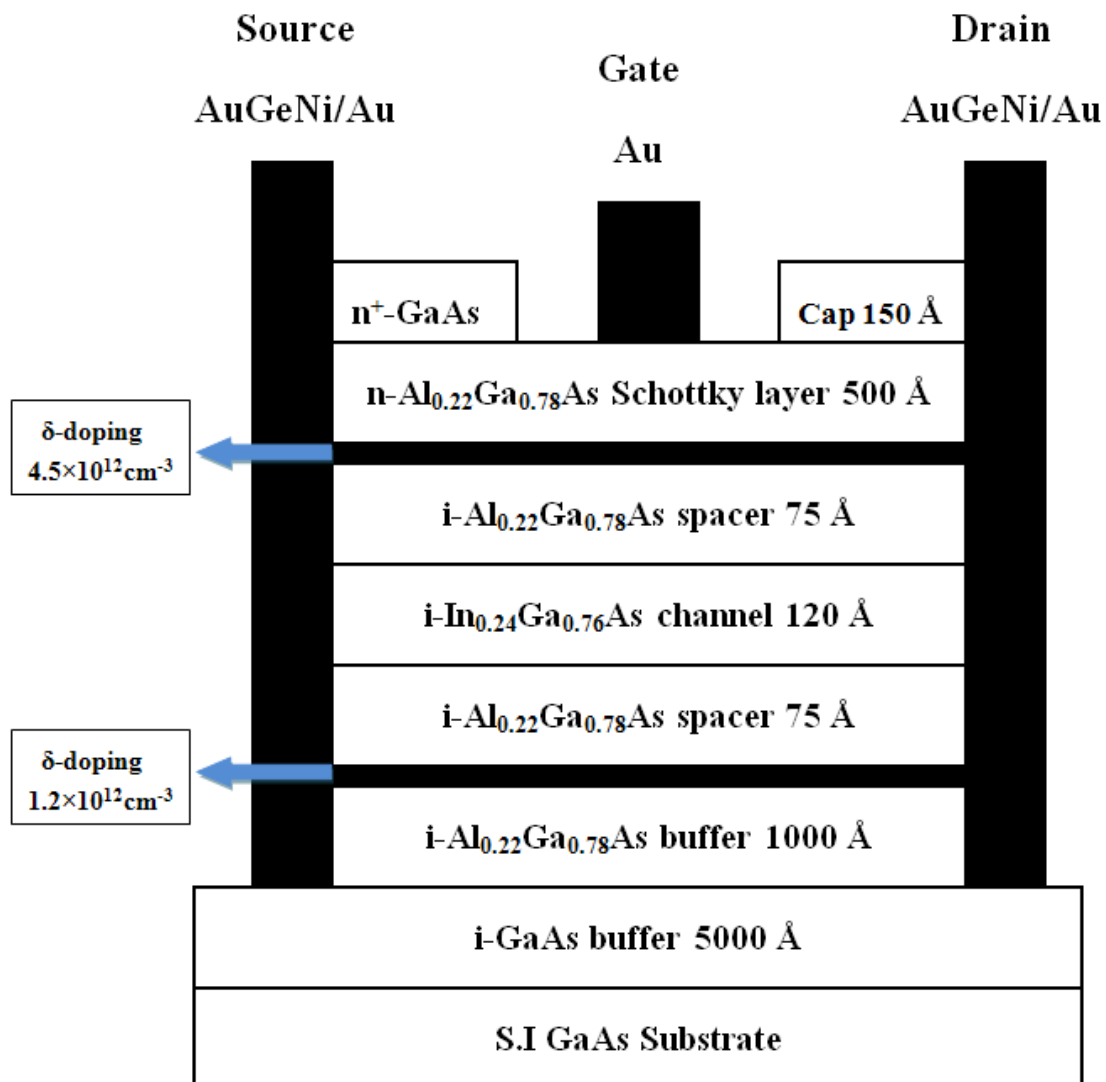
第 3 章

元件結構與製程

3-1 元件結構

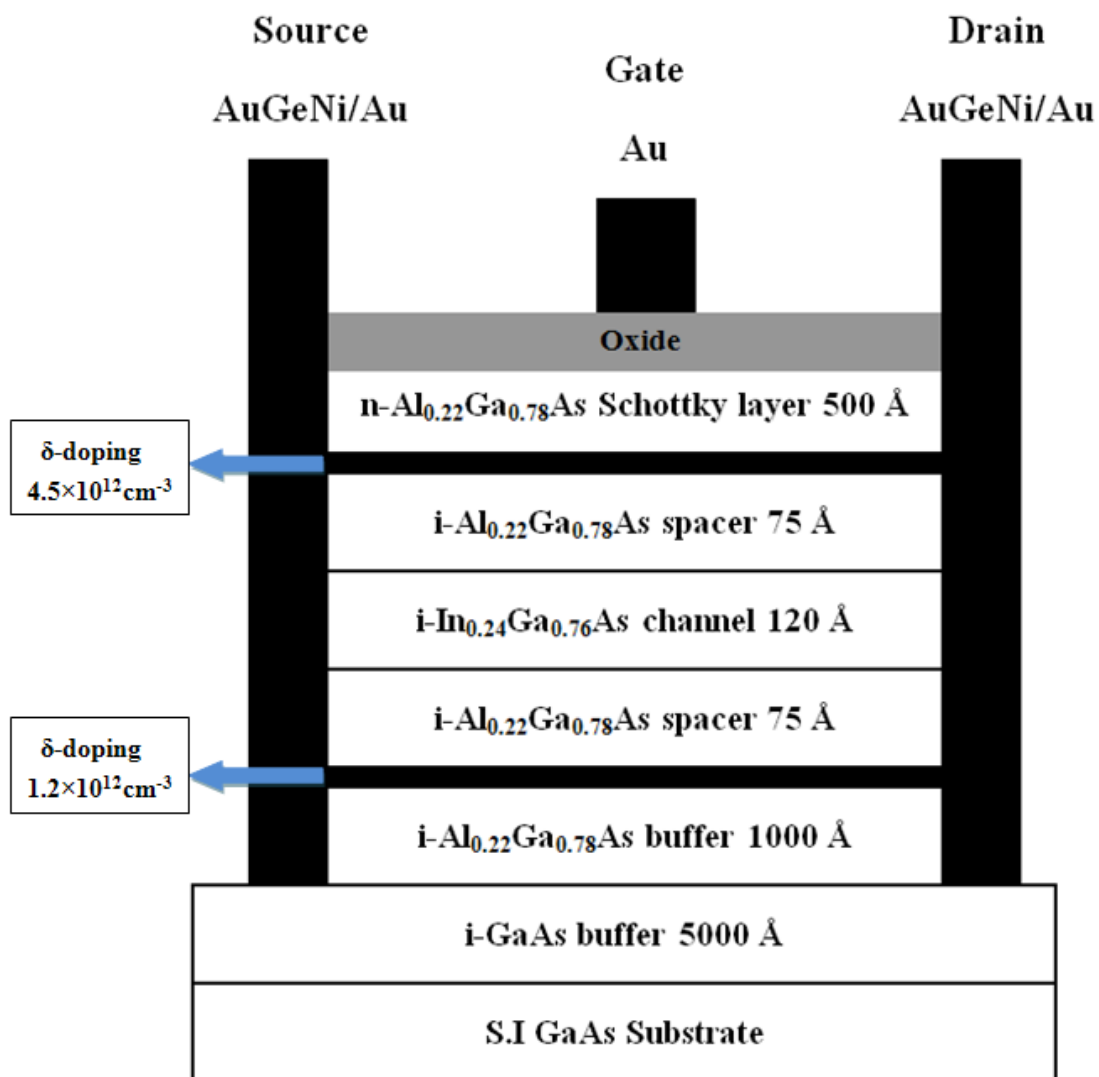
傳統的 Au 閘極元件截面圖如圖 3-1 所示。MOS - HEMT 元件如圖 3-2。在研究中，我們比較了 MOS -HEMT 與 Au 閘極 HEMT。如圖 3-1 為 Au 閘極的 HEMT 截面圖，以有機金屬化學氣相沉積（MOCVD）成長，以（100）方向的半絕緣砷化鎵作為緩衝基板，結構包括以下幾層：

- (1) 5000Å 未摻雜的砷化鎵
- (2) 1000Å 未摻雜的 $\text{Al}_{0.22}\text{Ga}_{0.78}\text{As}$ 緩衝層
- (3) 砷下層 δ 摻雜層 ($1.2 \times 10^{12} \text{ cm}^{-2}$)
- (4) 75Å 未摻雜 $\text{Al}_{0.22}\text{Ga}_{0.78}\text{As}$ 隔離層
- (5) 120Å 未摻雜 $\text{In}_{0.24}\text{Ga}_{0.76}\text{As}$ 通道
- (6) 75Å 未摻雜 $\text{Al}_{0.22}\text{Ga}_{0.78}\text{As}$ 隔離層
- (7) 砷上層 δ 摻雜層 ($4.5 \times 10^{12} \text{ cm}^{-2}$)
- (8) 500Å 的 n- $\text{Al}_{0.22}\text{Ga}_{0.78}\text{As}$ ($5 \times 10^{17} \text{ cm}^{-3}$) 蕭特基接觸層
- (9) 150Å 的 n-砷化鎵 ($5 \times 10^{18} \text{ cm}^{-3}$) 覆蓋層



閘極尺寸：1.2 × 100 μm²

圖 3-1 樣本 A 的截面圖



閘極尺寸：1.2 × 100 μm²

圖 3-2 樣本 B 的截面圖

3-2 元件製程

在製造過程中，我們使用標準光微影蝕刻技術形成圖案，為了保持晶圓淨化，晶圓必須置入有丙酮的超聲波振動器中仔細清洗，然後在去離子水沖洗乾淨，並且在每一步驟前用高純度氮氣將晶片吹乾。

圖 3-3 顯示了製造過程中的四個步驟：

- (1) 樣本定位
- (2) 高台絕緣
- (3) 源極和汲極的金屬化
- (4) 閘極蕭特基接觸形成

Cap
Schottky
Channel
Buffer
Substrate

步驟 1

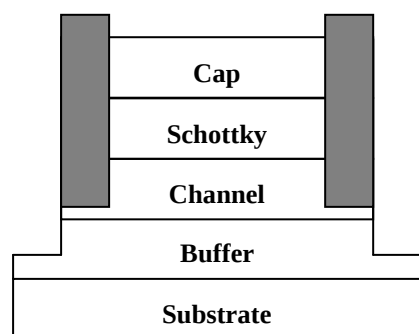
- 樣本定位
- 晶圓清洗

Cap
Schottky
Channel
Buffer
Substrate

步驟 2

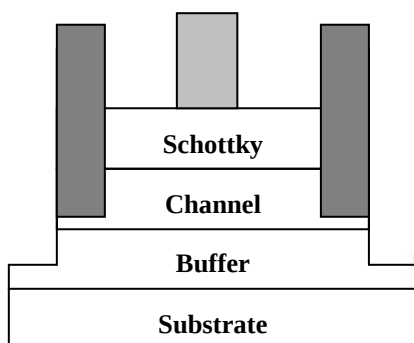
- 高台絕緣微影
- 蝕刻
- 去光阻

步驟 3



- 源/汲極微影
- (Au/Ge/Ni)蒸鍍
- 撥離

步驟 4



- 覆蓋層蝕刻
- 開極微影
- Au 蒸鍍
- 撥離

圖 3-3 實驗製程步驟

3-2-1 樣本定位

在高台絕緣得過程中，開極方向必須平行於主軸的橢圓形圖案，以防止 lift-off 時產生開路，因此我們選擇的開極為(100)方向和高台蝕刻(011)方向。

3-2-2 高台絕緣

高台絕緣的目的是用來減少漏電流，如果沒有漏電流，我們可以得到更好的夾止特性。晶圓被光阻 FH-6400L 覆蓋後，把高台圖案微影至樣本上，然後我們用濕式化學蝕刻溶液($\text{H}_3\text{PO}_4 : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 1 : 1 : 30$)，蝕刻到砷化鎵層和砷化銦鎵層接面。我們應確保高台絕緣時，該元件已被蝕刻到緩衝層或基板。為了確保蝕刻率，使用 α 波來檢查蝕刻時間與蝕刻深度之間的關係。

檯面隔離其主要步驟如下：

1. 烘烤脫水
2. 上光阻
3. 旋轉塗佈
4. 軟烤（曝光前烤）
5. 曝光
6. 顯影
7. 硬烤
8. 蝕刻
9. 光阻移除

3-2-3源極和汲極的金屬化

我們在超聲波震盪器中加入丙酮清洗晶圓，然後用氨水（ $\text{NH}_4\text{OH}:\text{H}_2\text{O}=1:1$ ）去除氧化層的表面。晶圓被 FH -6400L 光阻覆蓋在 90°C 烘烤 10 分鐘。在此之後，使用光微影技術形成該電路的圖案。蒸鍍的金屬與覆蓋板必須用丙酮和鹽酸在超音波震盪器中清洗 20 分鐘，之後用去離子水清洗與利用高純度氮氣吹乾。Au/Ge/Ni 金屬合金的成分比例是 84:12:4，被使用在源極和汲極金屬連接，在壓力 $6 \times 10^{-6} \sim 7 \times 10^{-6}$ torr 下蒸鍍 Au，導致接觸電阻下降。lift-off 是為了圖案和樣本在適當的溫度和時間中快速熱退火，而形成良好的歐姆接觸。

源極和汲極鍍 Au 的主要步驟如下：

1. 烘烤脫水
2. 上光阻
3. 旋轉塗佈
4. 軟烤（曝光前烤）
5. 曝光
6. 顯影
7. 蒸鍍

8. 剝離

9. 合金

10. 熱退火

3-2-4 閘極蕭特基接觸形成

我們在超聲波震盪器中加入丙酮清洗晶圓，然後使用氨水 ($\text{NH}_4\text{OH}:\text{H}_2\text{O}=1:1$) 來除去表面的氧化層。在閘極金屬蒸鍍之前，我們使用濕式化學蝕刻溶液 ($\text{H}_3\text{PO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}=1:1:30$) 去除覆蓋層，蝕刻到砷化鋁鎵層，形成閘極凹槽。如果沒有完全去除覆蓋層，將有平行導通效應。之後，我們使用源極和汲極的金屬做為光罩，這樣就不需要光微影蝕刻技術。利用閘極光罩打開閘極凹槽，然後我們蒸發 Au 在砷化鋁鎵層上作為蕭特基閘極，經過 lift off 過程後，HEMT 的元件完成。

蕭特基閘極接觸的主要步驟在如下：

1. 蝕刻閘極凹槽
2. 上光阻
3. 旋轉塗佈
4. 軟烤
5. 曝光
6. 顯影
7. 蒸鍍
8. 剝離

3-2-5 臭氧水處理

源/汲極沉積後，接著進行閘極凹槽選擇性刻蝕，使用檸檬酸和過氧化氫溶液去除砷化鎵覆蓋層。然後，將樣本浸入臭氧水中進行氧化。將源/汲極作為蝕刻光罩，選擇性氧化可在表面形成氧化膜。此外，在源/汲極電極間表面鈍化時，

也可以在同一時間定義閘極區域。最後，使用合金和 lift off 來定義閘極。在閘極的尺寸為 $1.2 \times 100 \mu\text{m}^2$ ，以及汲極 - 源極間距為 $7 \mu\text{m}$ 的情況下研究 pHEMTs。

氧化作用系統中包括使用 H_2O_2 溶液的 Welsbach T-816 臭氧產生器，可在室溫一大氣壓力下操作。臭氧氣體濃度在 17.7 p.p.m. 時，注入過氧化氫溶液形成臭氧水。然後，pHEMT 元件執行閘極凹槽過程後，將它浸入到臭氧水，在砷化鋁鎵層的表面和側壁形成氧化膜。該氧化率採用臭氧水處理約 $1\text{nm}/\text{min}$ 。因此，在室溫下浸泡 10 分鐘臭氧水的元件，得到了最佳的表面平整度。



第 4 章

實驗結果與討論

在這一章我們將討論砷化鋁鎵/砷化銦鎵 pHEMT 與 MOS- HEMT 的元件性能。為了方便了解，我們將樣本分類成樣本 A（砷化鋁鎵/砷化銦鎵 pHEMT 元件）與樣本 B（MOS - HEMT）

4-1 霍爾量測

我們將樣品切成棒狀，做各個磊晶層的霍爾量測，接著載子的遷移率和濃度可以從此量測出來。從霍爾量測出的數據，我們可以檢驗成長結構的參數。霍爾量測是在磁場 5000G、300K 下對樣本進行了二維電子氣和電子遷移率的特性量測。

霍爾移動率的測量結果，從傳統處理產生的二維電子氣濃度（ n_s ） $2.85 \times 10^{12} \text{cm}^{-2}$ 和移動率（ μ_n ） $5030 \text{cm}^2 (\text{V-s})^{-1}$ ，而臭氧水處理 10 分鐘修改為 $2.96 \times 10^{12} \text{cm}^{-2}$ 和 $5060 \text{cm}^2 (\text{V-s})^{-1}$

見表 4-1 傳統處理和臭氧水處理 10 分鐘，氧化沉積後 n_s 的增加，被認定是鈍化的效應，從而降低表面狀態密度，並導致電子空乏在 2DEG 的通道[24-25]

	Sheet Resistivity (ohm/sq)	Mobility ($\text{cm}^2/\text{V-s}$)	Sheet concentration (cm^{-2})	$\mu_n \times n_s$ ($1/\text{V-s}$)
Conventional	453	5030	2.85×10^{12}	1.43×10^{16}
With Ozone water treatment 10 minutes	416.8	5060	2.96×10^{12}	1.77×10^{16}

表 4-1 元件的霍爾量測

4-2 低頻雜訊特性

決定元件在微波中應用的潛力，低頻雜訊的品質為重要參數之一。低頻雜訊測量為了進一步明白閃爍雜訊和不同製程處理兩者的關係；而量測時對於半導體表面很敏感。汲極端的電壓雜訊被(Agilent 35670A)放大和輸出端輸入到頻譜分析儀(BTA 9812B)，在頻率 1Hz 到 100 KHz 下分析。偏壓在 $V_{DS} = 2.5\text{ V}$ 以及 $I_{DS} = 100\text{ mA/mm}$ 時，使用低頻雜訊測量得知各種元件的低頻雜訊，其中元件的串聯電阻主導低頻雜訊。因此，在相同的 I_{DS} 偏壓點，使用不同的預處理，對於閃爍雜訊特性很重要。

閃爍雜訊是由於閘極氧化層和半導體界面間，存在許多懸浮鍵，導致有額外能階，當載子經過介面會被隨意補捉釋放，造成源汲極電流產生雜訊，可由此得知界面的乾淨度有所改善。如圖 4-1，臭氧水處理比一般處理的樣本有較低的雜訊水平。

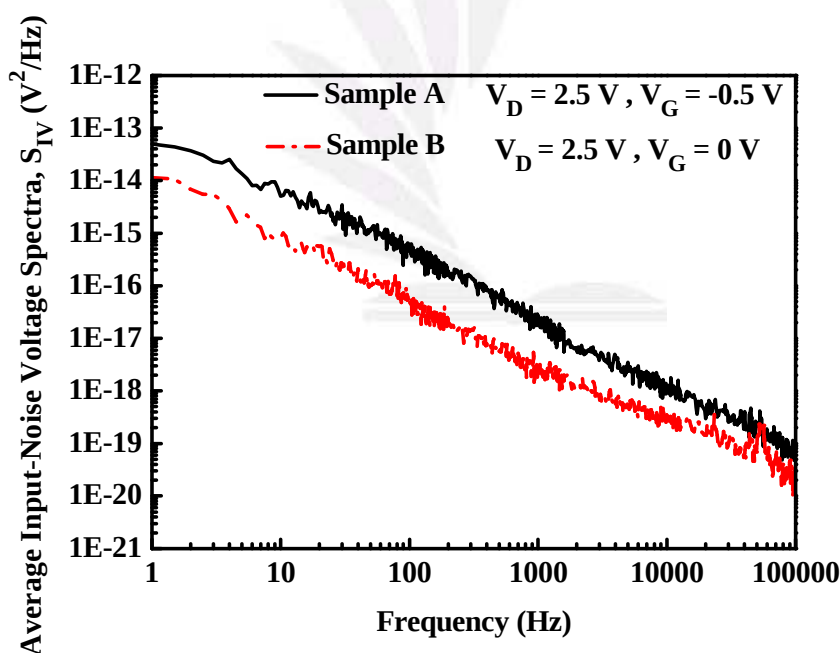


圖 4-1

AlGaAs/InGaAs pHEMTs 雜訊的比較

4-3 溫度 300K 時的直流特性

所有元件的開極尺寸為 $1.2 \times 100 \mu\text{m}^2$ 、源-汲極間的距離為 $7\mu\text{m}$ 。所有元件皆由 KEITHLEY4200 量測。

4-3-1 電流-電壓特性

圖 4-2, 4-3 分別指出樣本 A、B 在室溫下施加 $V_{GS(\text{max})}$ 為 1 V 至 -2 V 的典型共源汲電流密度 (I_{DS}) 與源汲電壓 (V_{DS}) 特性圖。所施加的電壓每 -0.5V/step 下降。圖 4-4 為比較樣本 A 與樣本 B 電流與電壓之間的特性。顯然，樣本 A 和 B 是顯示研究元件具有良好的飽和以及夾止的特性。樣本 B 具有較好的特性，原因在於氧化物鈍化減少了開極空乏區和載子濃度的增加使汲/源極間的電阻下降 [25-26]

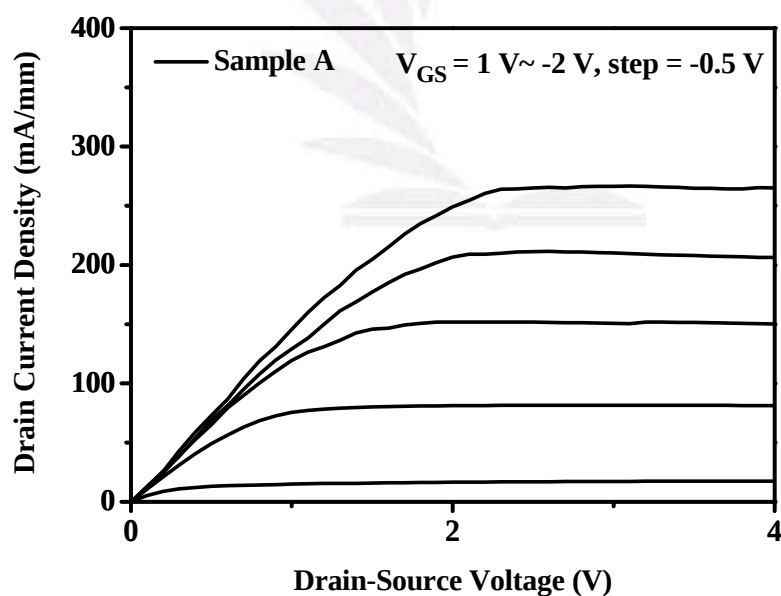


圖 4-2
樣本 A 在 300K 的電壓電流特性曲線

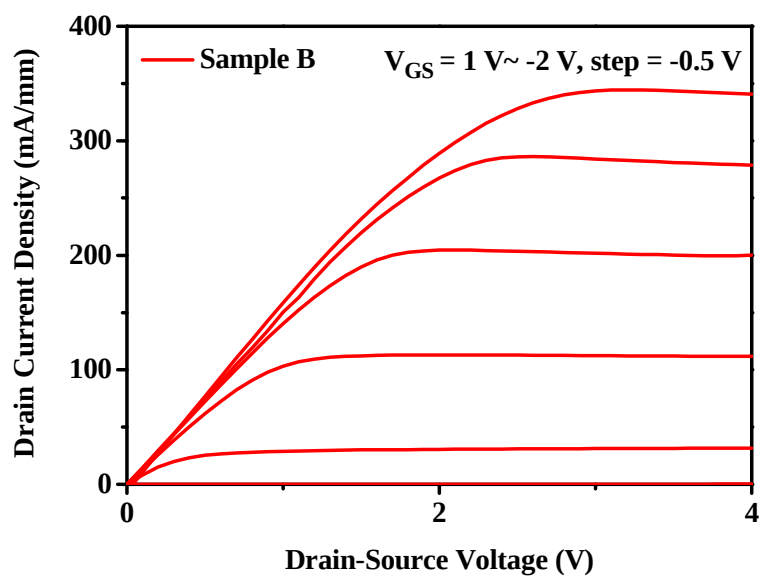


圖 4-3
樣本 B 在 300K 的電壓電流特性曲線

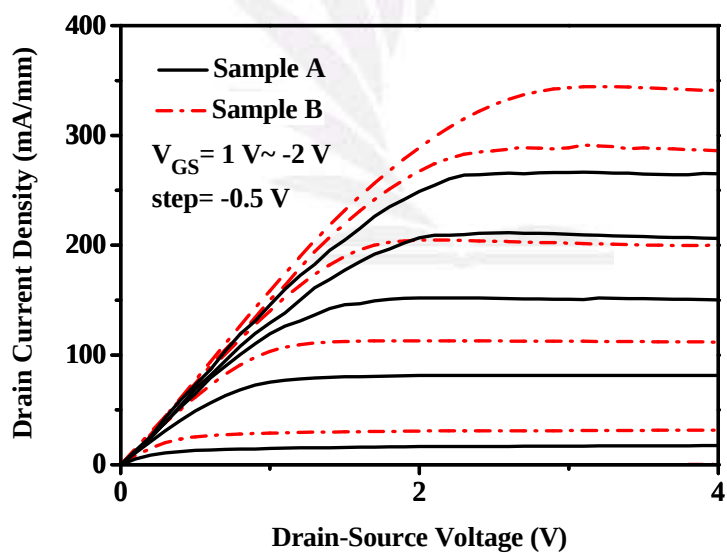


圖 4-4
AlGaAs/InGaAs pHEMTs 在 300K 的電壓電流特性曲線比較

4-3-2 外質轉導特性

外質轉導(g_m)和飽和漏電流密度(I_{DS})分別作為閘-源極電壓(V_{GS})的函數。

使用 $V_{DS}=2.5\text{ V}$ 量測樣本 A 和 B 分別在圖 4-5、4-6。

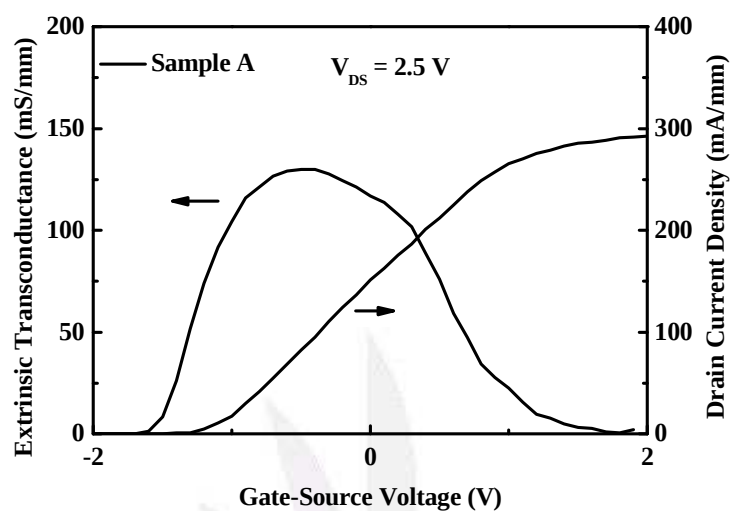


圖 4-5

樣本 A 在 300K 外質轉導和汲極飽和電流

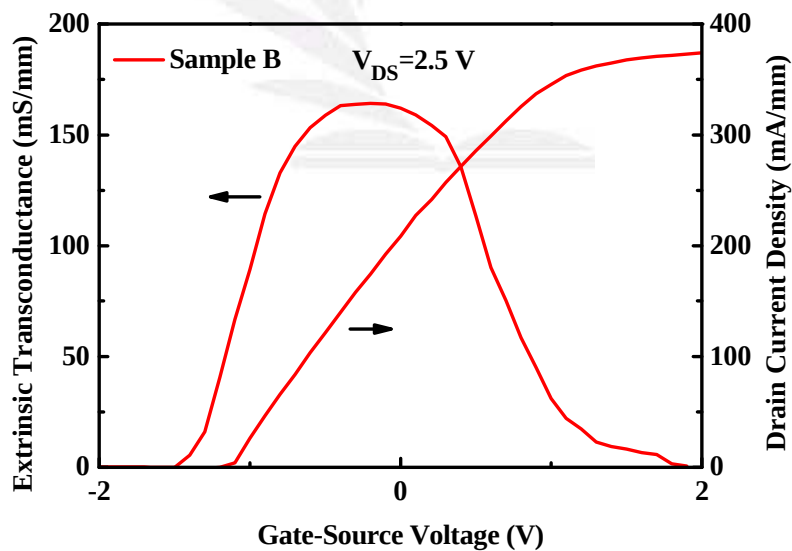


圖 4-6

樣本 B 在 300K 外質轉導和汲極飽和電流

而圖 4-7 表示，比較樣本 A 和樣本 B 的 g_m 和 I_{DS} 。

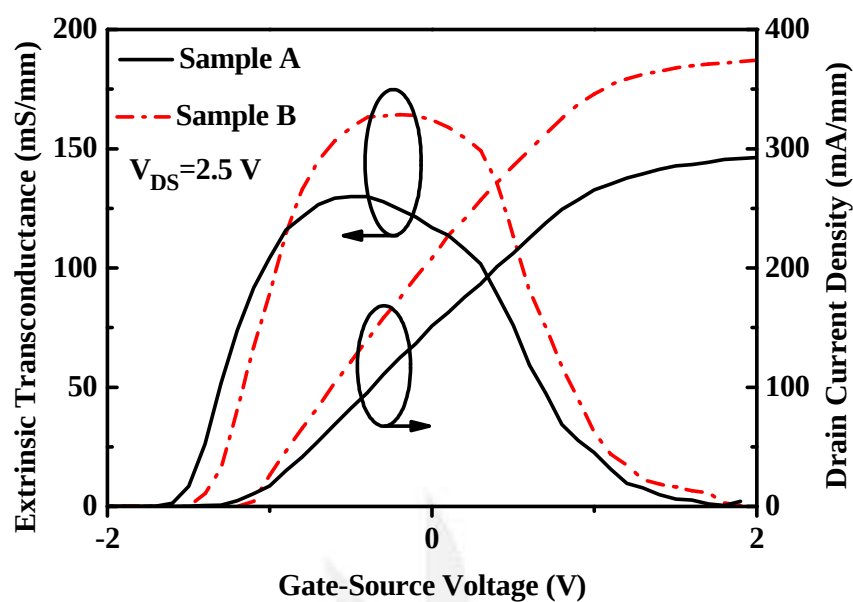


圖 4-7

AlGaAs/InGaAs pHEMTs 在 300K 的外質轉導和汲極飽和電流密度比較

	Sample A	Sample B
I_{dss0} (mA/mm)	151	208
$I_{d,max}$ (mA/mm)	292	374
$g_{m,max}$ (mS/mm)	129	162
GVS (V)	0.932	1.105
V_{th} (V)	-1.23	-1.05

表 4-2 元件的 g_m 、 I_{DS} 、 V_{th} 和 GVS

表 4-2 列出飽和電流密度 (I_{DSS}) 和最大飽和電流密度 ($I_{D(max)}$)。我們明顯地的觀察到 MOS - HEMT 有較大的外質轉導值。MOS- HEMT 之能表現出較高的電流密度，是因為有效地減少了表面狀態。

此外，我們定義閘極電壓擺幅 (GVS) 和 I_{DS} 的線性操作區域為最大外質轉

導值下降 10%。與樣本 A 的 0.932V 比較，樣本 B 的 1.105V 獲得 GVS 增加。因此，使用臭氧水表面鈍化的砷化鋁鎵，有效地提高了 I_{DSS0} 、 $I_{D(max)}$ 、 $g_{m(max)}$ 、GVS

當汲極電流密度是零時，我們定義出臨界電壓值，該臨界電壓值的公式可近似[27]：

$$V_{th} = \frac{\phi_B}{q} - \frac{\Delta E_c}{q} - \frac{n_{2DEG}(d + \Delta d)}{\epsilon} \quad (4-1)$$

其中 Φ_B 是閘極蕭特基位能障的高度， ΔE_c 是位於蕭特基層和 $In_xGa_{1-x}As$ 通道之間的不連續傳導帶，而 $(d + \Delta d)$ 是閘極和 2DEG 之間的有效距離。臨界電壓也列於表 4-1。很明顯地，傳統元件的臨界電壓小於 MOS – HEMT，該鈍化效果使 2DEG 通道有較大的空乏區，也會抑制在蕭特基層和通道介面的 2-DEG。

4-3-3 兩端崩潰電壓特性

圖 4-8 顯示在室溫下的傳統 HEMT、MOS - HEMT 的崩潰電壓 (BV_{GD}) 和順偏導通電壓(V_{on})特性。我們定義兩端崩潰電壓為閘極電流 I_G/W 達到 1mA/mm 時的閘極電壓

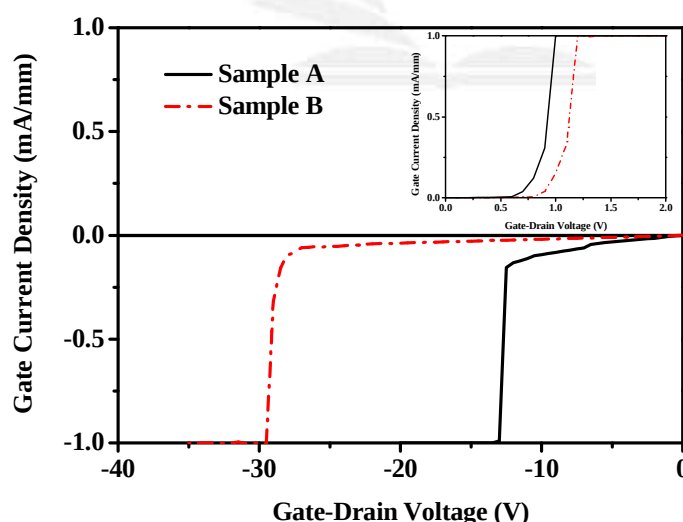


圖 4-8

AlGaAs/InGaAs pHEMTs 在 300K 的崩潰電壓比較

	Sample A	Sample B
$BV_{GD}(V)$	13	29.5

表 4-3 元件的兩端崩潰電壓特性

表 4-3 說明樣本 B 比樣本 A 有較大的崩潰電壓是由於較高的蕭特基位能障高度。根據了解，崩潰電壓是一個蕭特基位能障高度和表面漏電流的函數。顯然，經臭氧水處理後，崩潰特性有很大地提升。

4-3-4 輸出轉導特性

圖 4-9 說明樣本 A 與樣本 B 的外質轉導、輸出轉導、電壓增益特性。

定義本質電壓增益為：

$$A_v = g_m \cdot r_o = \frac{g_m}{g_d} \quad (4-2)$$

以下三個樣本在 $V_{DS} = 2.5 \text{ v}$ 情況下量測情形顯示在表 4-4。表 4-4，由於減少表面陷阱能階，導致樣本 B 的輸出轉導值低於樣本 A。因此，在樣本 B 可達到高輸出阻抗、低輸出轉導和高電壓增益。由於在飽和區的低輸出轉導，可以提供更高的輸出阻抗，有利於電壓增益性能和降低負載效應。

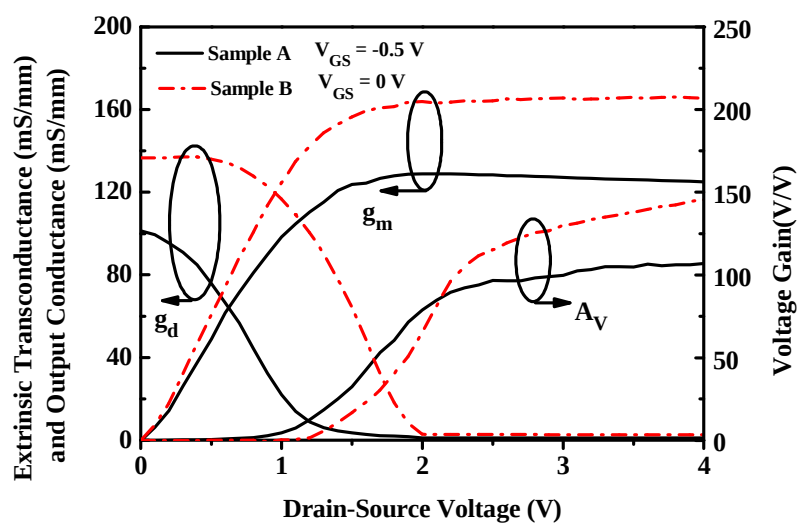


圖 4-9

AlGaAs/InGaAs pHEMTs 在 300K 的外質轉導，輸出電導，電壓增益對於汲極電壓的比較

	Sample A	Sample B
g_m (mS/mm)	129	162
g_d (mS/mm)	1.08	0.92
A_v (V/V)	106	145

表 4-4 元件在 $V_{DS}=2.5V$ 下的 g_m 、 g_d 和 A_v

4-4 射頻特性

我們使用 HP 8510B 網路與頻率 0.2 到 50 GHz cascade 探針一起結合測量其微波特性。所有樣本元件的閘極尺寸為 $1.2 \times 100 \mu m^2$ 和源極到汲極的距離為 $7 \mu m$ 。一個商業模擬裝置例如 HP Eesof Touchstone 是利用 S 參數去分析。在 0dB 時，可由短路電路電流增益 H_{21} 的內插法，可獲得截止頻率 f_T 。由最大功率增益 (MAG) 的內插法也可獲得 f_{max} ，因此， f_T 和 f_{max} 可被寫成下列方程式：

$$f_T \approx \frac{g_m}{2\pi(C_{GS} + C_{GD})} \quad (4-3)$$

and

$$f_{\max} \approx \frac{f_T}{2[G_0(R_G + R_S) + 2\pi C_{GD}]^{1/2}} \quad (4-4)$$

	Sample A	Sample B
f_T (GHz)	10.40	14.64
$f_{\max}$ (GHz)	14.64	27.09

表 4-5 元件在開極尺寸 $1.2 \times 100 \mu\text{m}^2$ 下的 f_T 和 $f_{\max}$

圖 4-10，4-11 分別顯示樣本 A、樣本 B 獲得的電流增益截止頻率(f_T)和最大振盪頻率($f_{\max}$)。 f_T 、 $f_{\max}$ 的所有值都在偏壓 $V_{DS} = 2.5 \text{ V}$ 下量測， 匯整在表 4-5。由於鈍化層使得表面懸浮鍵降低，也使開極電容的減小，因此樣本 B 相對於樣本 A， f_T 增加 40.1%， $f_{\max}$ 增加 85.04%。

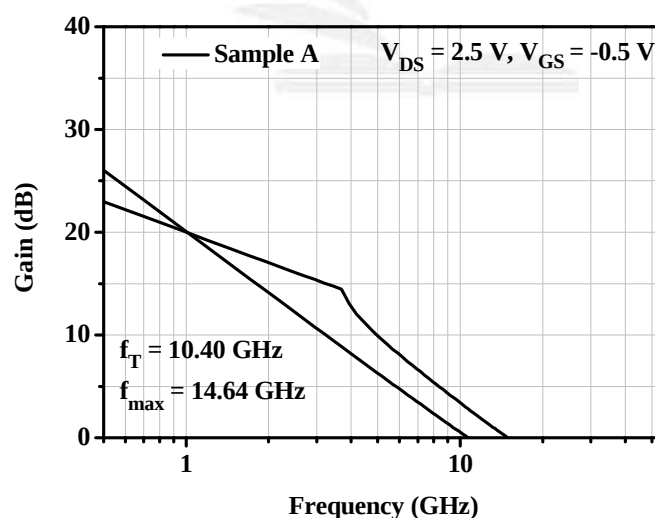


圖 4-10

樣本 A 在開極尺寸 $1.2 \times 100 \mu\text{m}^2$ 的射頻特性

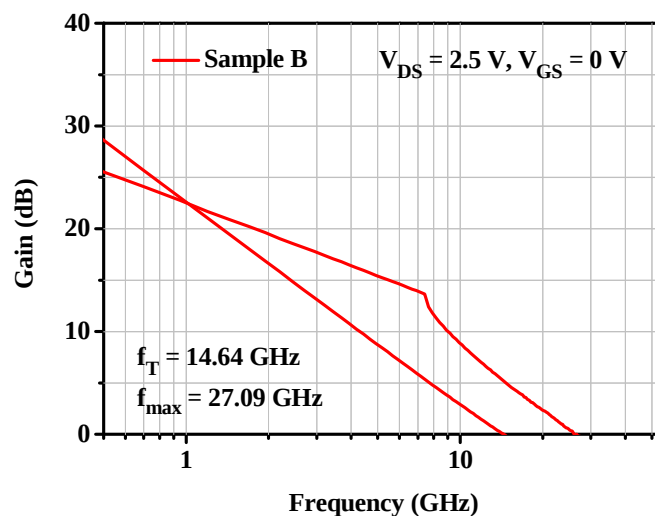


圖 4-11

樣本 B 在閘極尺寸 $1.2 \times 100 \mu\text{m}^2$ 的射頻特性

4-5 功率特性

我們假設它是輸入直流功率轉變為輸出交流功率的速率。使用簡單的電源設定來執行測量。為了確保在一個基本頻率下正確讀取功率，使用兩個調整器和帶通濾波器結合功率檢測器，強化源極和負載阻抗匹配。對於 AB 類操作，樣本偏壓在趨近夾止狀態，功率附加效益方程式可寫成：

$$\eta_{add} = \frac{P_{out} - P_{in}}{P_{DC}} \times 100\% \quad (4-5)$$

	Sample A	Sample B
P.A.E. (%)	32.9	42.4
P _{out} (dBm)	12.3	13.7
G _s (dB)	11.5	12.64

表 4-6 元件在 2.4GHz 下的功率表現

微波負載挽式功率特性在 2.4GHz 量測到。圖 4-12 和 4-13 顯示輸出功率、功率增益和附加功率效能(PAE)對我們研究的閘極尺寸 $1.2 \times 100 \mu\text{m}^2$ 元件輸入功率是不利的。在 $V_{\text{DS}} = 2.5 \text{ V}$ 情況下，樣本 A、樣本 B 的附加功率效能(PAE)、聯合輸出功率(P_{out})與功率增益(G_s)的數值被整理在表 4-6。由表 4-6 可知，樣本 B 的功率附加效益(P.A.E.)、聯合輸出功率(P_{out})與功率增益(G_s)比另一個樣本更佳，因為閘極漏電流減少，且有較大的崩潰電壓。

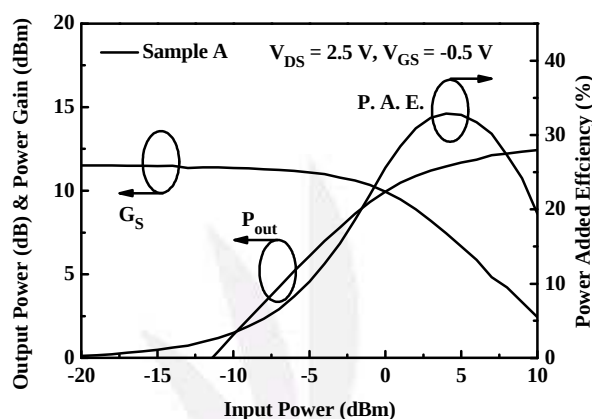


圖 4-12

樣本 A 在 2.4GHz 的輸出功率，功率增益，附加功率效益對於輸入功率的特性

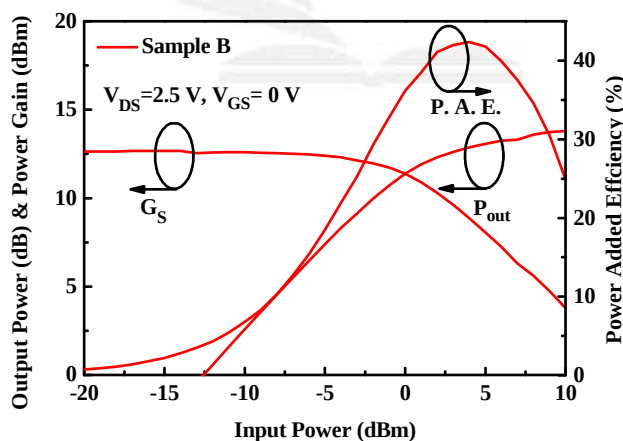


圖 4-13

樣本 B 在 2.4GHz 的輸出功率，功率增益，附加功率效益對於輸入功率的特性

4-6 雜訊特性

圖 4-14、4-15 顯示最小雜訊數據(NF_{min})和聯合增益對我們研究的擁有閘極尺寸 $1.2 \times 100 \mu m^2$ 元件其頻率不利。雜訊特性在頻率範圍 1 到 8GHz 經由一台 HP8970B 雜訊數據儀表測量。

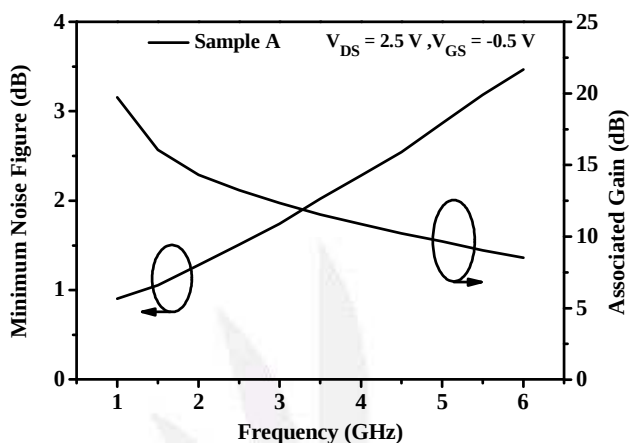


圖 4-14

樣本 A 的最小雜訊和聯合功率增益對於頻率的特性

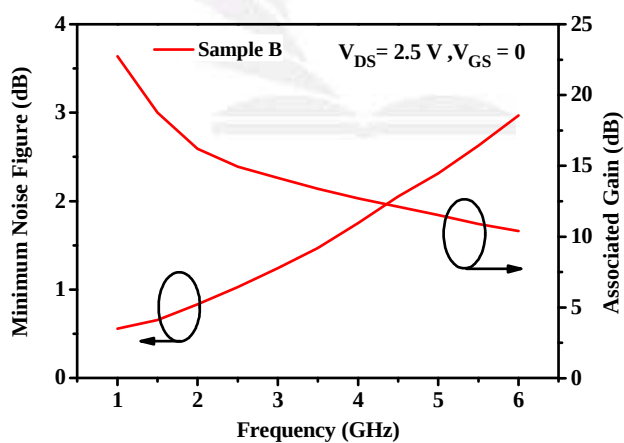


圖 4-15

樣本 B 的最小雜訊和聯合功率增益對於頻率的特性

因為轉導值和雜訊有關聯，當轉導值增加，雜訊會下降。然而，表面陷阱減少，會有更高的汲極電流和轉導，在最佳偏壓點會有最小的雜訊特性出現。

	Sample A	Sample B
NF_{min} (dB)	1.51	1.03
Associated gain (dB)	2.13	2.43

表 4-7 元件在 2.4GHz 下的雜訊表現

最小雜訊方程式可被表達為：

$$NF_{\min} \approx 1 + 2\pi f K C_{gs} \sqrt{\frac{R_s + R_g}{g_m}} \quad (4-6)$$

表 4-7 顯示出最小雜訊數據值(NF_{min})和聯合增益對我們研究的元件頻率不利。從式子(4-6)，由於我們使用表面鈍化層減少表面陷阱，樣本 B 有較佳的轉導，也發現樣本 B 的最小雜訊數據值(NF_{min})亦比樣本 A 更小。

第 5 章

結論

在此篇專題中，使用臭氧水處理砷化鋁鎵/砷化銦鎵 MOS-HEMTs 已被成功的製造並探討。MOS-HEMTs 相較於未鈍化 HEMTs 展現出更好的直流和高頻特性。其主要原因是氧化層擁有高阻絕特性，能明顯改善閘極漏電流而取代傳統的蕭特基層，另外，可藉由鈍化層設計改善阻障層之表面特性，降低表面狀態所引起之閘極漏電流、改善元件工作特性。

相較於傳統 HEMT 元件特性，本專題所研製之臭氧水處理砷化鋁鎵/砷化銦鎵 MOS-HEMTs 元件設計經實驗顯示具有較佳的最大轉導值 162 mS/mm (改善 126%)、汲極飽和電流 208 mA/mm (改善 138%)、輸出功率 13.7 dBm (改善 114%)、功率增益 12.64 dB (改善 110%)、功率附加效益 42.4% (改善 129%)以及崩潰電壓 -29.5 V (改善 227%)、電流增益截止頻率 14.64 GHz (改善 141%)、最大震盪頻率 27.09 GHz (改善 185%)。因此，本專題所提出之臭氧水處理砷化鋁鎵/砷化銦鎵 MOS-HEMTs 元件的設計可適合高增益積體電路設計技術應用。

專題製作時，曾於實驗室中觀摩元件實務製程及學習量測技術，學習過程中受益匪淺，能親身實際了解各儀器的使用與操作，引發我們對於高速元件設計與製程方面濃厚的興趣，並奠定我們往後研究紮實的基礎。

參考文獻

- [1] G. M. Metze, J. F. Bass, T. T. Lee, A. B. cornfield, J. L. Singer, H. L. hung, H. C. Huang, and K. P. Pande, "High-gain, V-band, low-noise MMIC amplifiers using pseudomorphic MODFETs," *IEEE Electron Device Lett.*, vol. 11, pp .24, 1990.
- [2] M. Kao, P. M. Smith, P. Ho, P. Chao, K. H. G. Duh, A. A. Jabra, and J. M. Ballingall, "Very high power –added efficiency and low-noise 0.15- μ m gate length pseudomorphic HEMT's," *IEEE Electron Device Lett.*, vol. 10, pp. 580, 1989.
- [3] A. Ketterson, J. W. Seo, M. Tong, K. Nummila, D. Ballegeer, S. M. Kang, K.y. Cheng, and I. Adesida, "A 10-GHz bandwidth pseudomorphic GaAs/InGaAs/AlGaAs MODFET-based OEIC receiver," *IEEE Trans. Electron Devices*, vol. 39, pp. 2676, 1992.
- [4] C. S. Wu, C. K. Pao, W. Yau, H. Kanber, M. Hu, S. X. Bar, A. Kurdoghlian, Z. bardai, D. Bosch, C. Seashore, and M. Gawronski, "Pseudomprphic HEMT manufacturing technology for multifunctional Ka-band MMIC applications," *IEEE Microwave Theory and Tech.*, vol. 43, pp. 257, 1995.
- [5] S. E. Rosenbaum, B. K. Kormanyos, L. M. Jellian, M. Matloubian, A. S. Brown, L. E. Larson, L. D. Nguyen, M. A. Thompson, L. P. B. Katehi, and G. M. Rebeiz, "155- and 213-GHz AlInAs/GaInAs/InP HEMT MMIC oscillators," *IEEE Microwave Theory and Tech.*, vol. 43, pp. 927, 1995.
- [6] L. Hongqin, S. Xiaowei, and X. Guanqun,"The SiNx passivation thickness effect on AlGaAs/InGaAs/GaAs pHEMT performance," *Microwave and Optical Technology Lett.*, vol. 29, 2001.
- [7] C. S. LEE, S. H. Yang, and M.Y. Lin, " Γ -Gate MOS-HEMTs by methods of

- ozone water oxidation and shifted exposure,” *IEEE Electron Lett.*, vol. 32, 2011.
- [8] C. Hang, E. F. Chor, and L. S. Tan, “Enhanced device performance of AlGaIn/GaN HEMTs using HfO₂ high-k dielectric for surface passivation and gate oxide,” *Semiconductor Science and Technology*, vol. 22, pp. 522, 2007.
- [9] Y. Yue, Y. Hao, J. Zhang, J. Ni, W. Mao, Q. Feng, and L. Liu, “AlGaIn/GaN MOS-HEMT with HfO₂ dielectric and Al₂O₃ interfacial passivation layer grown by atomic layer deposition,” *IEEE Electron Device Lett.*, vol. 29, pp. 838, 2008.
- [10] K. Rajagopalan, R. Droopad, J. Abrokwhah, P. Zurcher, P. Fejes, and M. Passlack, “1- μ m enhancement mode GaAs N-channel MOSFETs with transconductance exceeding 250 mS/mm,” *IEEE Electron Device Lett.*, vol. 28, pp. 100, 2007.
- [11] J. Zhang, T. H. Kosel, D. C. Hall, and P. Fay, “Fabrication and performance of 0.25 μ m gate length depletion-mode GaAs-channel MOSFETs with self-aligned InAlP native oxide gate dielectric,” *IEEE Electron Device Lett.*, vol. 29, pp. 143, 2008.
- [12] D. H. Kim, H. H. Noh, S. S. Choi, J. H. Lee, and K. S. Seo, “Passivation Study for In_{0.4}AlAs/In_{0.65}GaAs HEMTs by UHV RPECVD grown SiN_x Dielectrics and their impact on I-V kink & low-frequency dispersion phenomena,” in *Proc. Int. Conf. Indium Phosphide and Related Materials*, 2004, pp. 354.
- [13] P. D. Ye, G. D. Wilk, B. Yang, J. Kwo, H.-J. L. Gossmann, M. Hong, K.K. Ng, and J. Bude, “Depletion-mode InGaAs metal-oxide-semiconductor field-effect transistor with oxide gate dielectric grown by atomic-layer deposition,” *Appl. Phys. Lett.*, vol. 84, pp. 434, 2004.
- [14] P. A. Parikh, S. S. Shi, J. Ibbettson, E. L. Hu, and U. K. Mishra, “Hydrogenation of GaAs MISFETs with Al₂O₃ as the gate insulator,” *IEEE Electron Letters*, vol. 32, no.18, pp.1724, 1996.
- [15] K. W. Lee, N. Y. Yang, M. P. Hong, and Y. H. Wang “Improved breakdown

- voltage and impact ionization in InAlAs/InGaAs metamorphic high-electron-mobility transistor with a liquid phase oxidized InGaAs gate” *Appl. Phys. Lett.*, vol. 87, pp. 2635011, Dec. 2005.
- [16] K. S. Lee, Y. S. Kim, K. T. Lee, and Y. H. Jeong “Process for 20 nm T gate on Al_{0.25}Ga_{0.75}As/ In_{0.2}Ga_{0.8}As/GaAs epilayer using two-step lithography and zigzag foot” , *J. Vac. Sci. Technol. B* 24, p. 4, 2006.
- [17] Fazal Ali and Alitya Gupta, “HEMTs and HBTs; Devices, Fabrication, and Circuits”, p.82.
- [18] J. C. Huang, M. Zaitlin, W. Hoke, M. Adlerstein, P. Lyman, P. Saledas, G. Jackson, E. Tong, and G. Flynn, “A high-gain, low-noise 1/2- μ m pulse-doped pseudomorphic HEMT,” *IEEE Electron Device Lett.*, vol. 10, pp. 511, 1989.
- [19] A. Fathimullas, J. Abrahams, T. Loughran, H. Hier, “High performance InAlAs/InGaAs HEMTs and MESFETs”, *IEEE Electron Device Letters*, vol. 28, no. 19, pp.1849, 1992.
- [20] S. R. Bahl, J. A. del Alamo, “Elimination of mesa sidewall gate leakage in InAlAs/InGaAs HFETs”, *Electron Devices, IEEE Transactions on*, vol. 13, no. 4, pp.195, 1992.
- [21] S. R. Bahl, M. H. Leary, J. A. del Alamo, “Mesa sidewall gate leakage in InAlAs/InGaAs HFETs”, *Electron Devices, IEEE Transactions on*, vol. 39, no. 9, pp.2037, 1992.
- [22] G. I. Ng, W. P. Hong, D. Pavlidis, M. Tutt, P. K. Bhattacharya, “Characteristics of stained InGaAs/InAlAs HEMT with optimized transport parameters”, *IEEE Electron Device Letters*, vol. 9, no. 9, pp.439, 1988.
- [23] S. R. Bahl, B. R. Bennett, J. A. Alamo, “Doubly stained InAlAs/n-InGaAs HFET with high breakdown voltage”, *IEEE Electron Device Letters*, vol. 14, no. 1, pp. 22, 1993.

- [24] R. Veury, N. Q. Zhang, S. Keller, U. K. Mishra, "The impact of surface states on the DC and RF characteristics of AlGa_N/Ga_N HFETs", *IEEE Trans. Electron Devices*, vol. 48, pp. 560, 2001.
- [25] M. Marso, G. Heidelberger, K. M. Indlekofer, J. Bernat, A. Fox, P. Kordos, H. Luth, "Origin of improved RF performance of AlGa_N/Ga_N MOSHFETs compared to HFETs", *IEEE Trans. Electron Devices*, vol. 53, pp. 1517, 2006.
- [26] G. Heidelberger, J. Bernat, A. Fox, M. Marso, H. Luth, D. Gregusova, P. Kordos, "Comparative study on unpassivated and passivated AlGa_N/Ga_N HFETs and MOSHFETs", *Phys. Status Solidi*, vol. 203, pp. 1876, 2006.
- [27] C. S. Lee, Y. J. Chen, W. C. Hsu, K. H. Su, J. C. Huang, D. H. Huang, and C. L. Wu, "High-temperature threshold characteristics of a symmetrically graded InAlAs/In_xGa_{1-x}As/GaAs metamorphic high electron mobility transistor." *Appl. Phys. Lett.*, 88, 223506 (2006).

